

ESP32-H2

技术规格书

低功耗蓝牙和 IEEE 802.15.4 芯片

(支持 Bluetooth 5 (LE), Bluetooth Mesh, Thread, Matter 和 Zigbee)

包括:

ESP32-H2FH2 (2 MB In-Package Flash)

ESP32-H2FH4 (4 MB In-Package Flash)



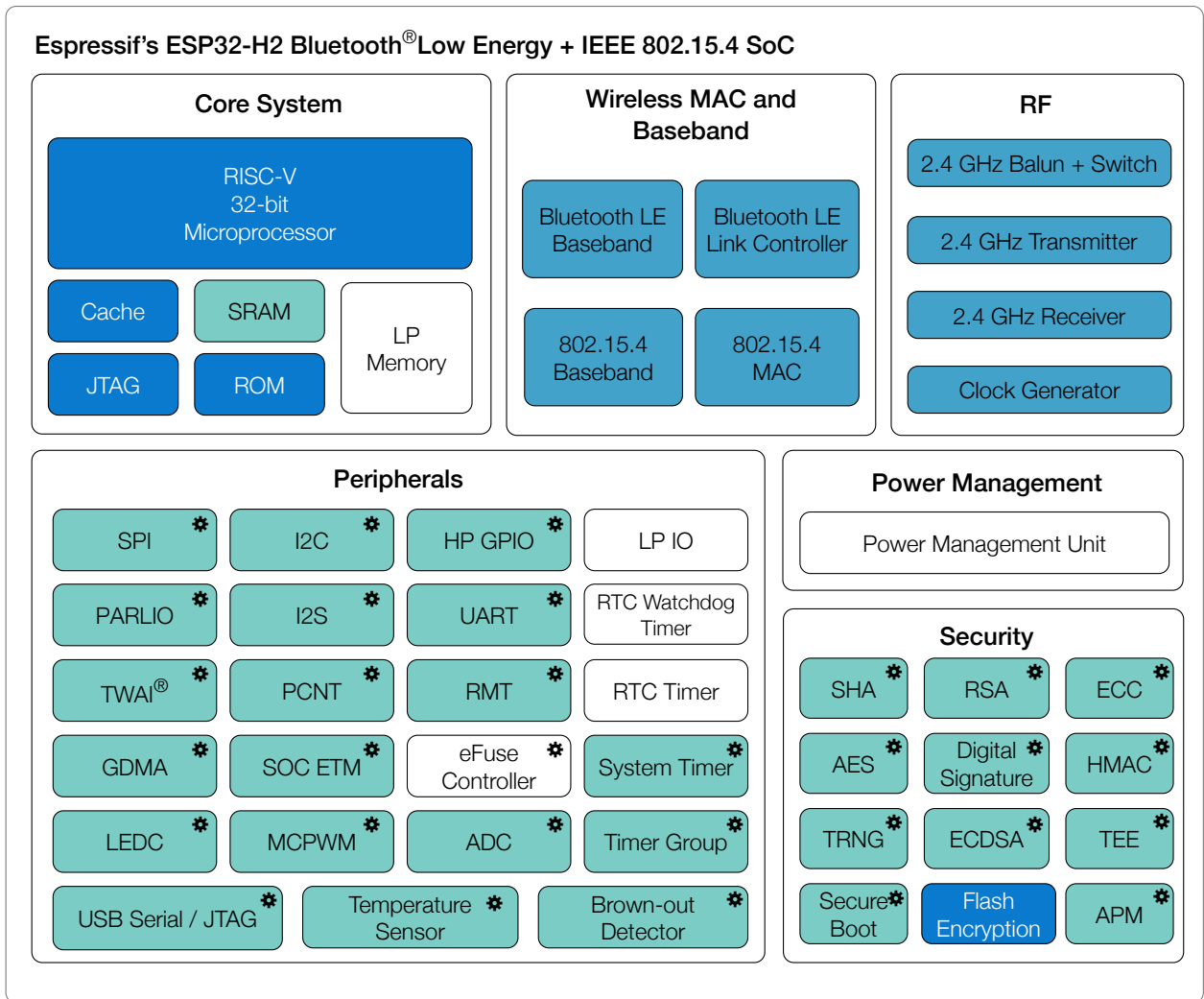
预发布 v0.6
乐鑫信息科技
版权 © 2023

产品概述

ESP32-H2 是一款极低功耗的物联网通信芯片，集成 2.4 GHz 接收器兼容低功耗蓝牙和 IEEE 802.15.4 技术，支持 Bluetooth 5 (LE)，Bluetooth mesh，Thread，Matter 和 Zigbee 等多种通信协议，具有：

- 低功耗蓝牙子系统，支持 Bluetooth 5 和 Bluetooth mesh
- IEEE 802.15.4 子系统，支持 Thread 和 Zigbee 协议
- 2.4 GHz 无线通信协议共存管理
- 行业领先的低功耗和射频性能
- RISC-V 32 位单核处理器，四级流水线架构，主频高达 96 MHz
- 内置 320 KB SRAM、128 KB ROM、4 KB LP memory 以及 2 MB 或 4 MB 封装内 flash
- 完善的安全机制
 - 硬件加密加速器支持 AES-128/256、Hash、RSA、HMAC、ECC、数字签名和安全启动
 - 随机数生成器
 - 支持片上存储器、片外存储器和外设的访问权限管理
 - 支持片外存储器加解密功能
- 丰富的通信接口及 GPIO 管脚，可支持多种场景及复杂的应用

功能框图



Modules having power in specific power modes:

- Active
- Active, Modem-sleep
- Active, Modem-sleep, Light-sleep
- All modes
- * Optional in Light-sleep

ESP32-H2 功能框图

产品特性

蓝牙

- 低功耗蓝牙 (Bluetooth LE): 通过 Bluetooth 5.3 认证
- 蓝牙 mesh
- Bluetooth LE 长距传输 (Coded PHY, 125 Kbps 和 500 Kbps)
- Bluetooth LE 高速传输 (2 Mbps)
- Bluetooth LE 广播拓展 (advertising extensions) 和多广播 (multiple advertising sets)
- 支持广播 (Broadcaster), 扫描 (Observer), 中心设备 (Central) 和外围设备 (Peripheral) 同时运行
- 支持多连接 (multiple connections)
- 功率控制 (LE power control)

IEEE 802.15.4

- 兼容 IEEE 标准 802.15.4-2015
- 2.4 GHz 频段内支持 250 Kbps 数据速率, OQPSK PHY
- 支持 Thread 1.3
- 支持 Zigbee 3.0
- 支持 Matter
- 支持其他应用层协议 (HomeKit、MQTT 等)

CPU 和存储

- RISC-V 32 位单核处理器, 主频高达 96 MHz
- 128 KB ROM
- 320 KB SRAM
- 4 KB LP Memory
- 2 MB 或 4 MB 封装内 flash

高级外设接口和传感器

- 19 × 可编程 GPIO
- 数字接口:
 - 3 × SPI

- 2 × UART
- 2 × I2C
- 1 × I2S
- 红外收发器 (2 个发送通道和 2 个接收通道)
- LED PWM 控制器 (最多 6 个通道)
- 电机控制脉宽调制器 (MCPWM)
- 脉冲计数器 (PCNT)
- 1 × TWAI[®] 控制器, 兼容 ISO 11898-1 (CAN Specification 2.0)
- 全速 USB 串口/JTAG 控制器
- 通用 DMA 控制器 (GDMA, 3 个接收通道、3 个发送通道)
- SoC 事件任务矩阵 (ETM)
- 并行 IO (PARLIO) 控制器
- 模拟接口:
 - 1 × 12 位模/数转换器 (最多 5 个通道)
 - 1 × 温度传感器
- 定时器
 - 2 × 54 位通用定时器
 - 1 × 52 位系统定时器
 - 3 × 看门狗定时器

安全机制

- 安全启动
- Flash 加密
- 4096 位 OTP (其中高达 1792 位可供用户使用)
- 加密硬件加速器:
 - AES-128/256 (FIPS PUB 197, 抗 DPA 攻击)
 - ECB/CBC/CFB/OFB/CTR (FIPS PUB 800-38A)
 - SHA 加速器 (FIPS PUB 180-4)

- RSA 加速器
- ECC 加速器
- ECDSA 椭圆曲线数字签名 (Elliptic Curve Digital Signature Algorithm, ECDSA)
- 数字签名
- HMAC
- 访问权限管理
- 随机数生成器 (RNG)

应用场景 (部分)

凭借极低功耗, ESP32-H2 是物联网设备的理想通信芯片, 具体应用场景包括:

- 智能家居
 - 智能照明
 - 智能按钮
 - 智能插座
 - 室内定位
 - 智能电表
 - 安全系统
 - HVAC 系统
- 工业自动化
 - 工业机器人
 - Mesh 组网
 - 人机接口 (HMI)
 - 工业总线
 - 资产管理
 - 人员追踪
- 健康保健
 - 健康监测
- 婴儿监控
- 消费电子产品
 - 智能手表、智能手环
 - OTT 电视盒、机顶盒设备
 - 具有数据上传功能的玩具和接近感应玩具
 - 游戏手柄
 - 遥控器
- 智慧农业
 - 智能温室大棚
 - 智能灌溉
 - 农业机器人
 - 牲畜追踪
- 零售餐饮
 - POS 系统
 - 服务机器人
- 通用低功耗 IoT 传感器集线器
- 通用低功耗 IoT 数据记录器

说明:

点击链接或扫描二维码确保您使用的是最新版本的文档:

https://espressif.com/sites/default/files/documentation/esp32-h2_datasheet_cn.pdf



目录

产品概述

功能框图

1

产品特性

2

应用

3

4

1 产品型号对比

9

1.1 产品型号命名

9

1.2 对比

9

2 管脚定义

10

2.1 管脚布局

10

2.2 管脚描述

10

2.3 电源管理

11

2.4 Strapping 管脚

12

2.4.1 芯片启动模式控制

13

2.4.2 ROM 代码日志打印控制

13

2.4.3 JTAG 信号源控制

14

3 功能描述

16

3.1 CPU 和存储

16

3.1.1 CPU

16

3.1.2 片上存储

16

3.1.3 Cache

16

3.2 系统时钟

16

3.3 访问权限管理

17

3.3.1 访问权限管理 (APM)

17

3.3.2 超时保护

17

3.4 模拟外设

17

3.4.1 模/数转换器 (ADC)

17

3.4.2 温度传感器

17

3.4.3 模拟 PAD 电压比较器

18

3.5 数字外设

18

3.5.1 通用输入/输出接口 (GPIO)

18

3.5.2 串行外设接口 (SPI)

19

3.5.3 通用异步收发器 (UART)

20

3.5.4 I2C 接口

20

3.5.5 I2S 接口

20

3.5.6 红外遥控器

20

3.5.7 LED PWM 控制器

20

3.5.8 通用 DMA 控制器

21

3.5.9 USB 串口/JTAG 控制器

21

3.5.10 SoC 事件任务矩阵 (ETM)

21

3.5.11	电机控制脉宽调制器	21
3.5.12	脉冲计数器控制器 (PCNT)	21
3.5.13	TWAI [®] 控制器	22
3.5.14	并行 IO (PARLIO) 控制器	22
3.6	射频	22
3.6.1	2.4 GHz 接收器	23
3.6.2	2.4 GHz 发射器	23
3.6.3	时钟生成器	23
3.7	低功耗蓝牙	23
3.7.1	低功耗蓝牙 PHY	23
3.7.2	低功耗蓝牙链路控制器	23
3.8	802.15.4	24
3.8.1	802.15.4 PHY	24
3.8.2	802.15.4 MAC	24
3.9	无线通信共存	24
3.10	低功耗管理	25
3.11	定时器	25
3.11.1	通用定时器	25
3.11.2	系统定时器	25
3.11.3	看门狗定时器	26
3.12	加密硬件加速器	26
3.13	物理安全特性	26
3.14	外设管脚分配	26
4	电气特性	29
4.1	绝对最大额定值	29
4.2	建议工作条件	29
4.3	VDD_SPI 输出特性	29
4.4	直流电气特性 (3.3 V, 25 °C)	29
4.5	功耗特性	30
4.5.1	Active 模式下的功耗	30
4.5.2	其他功耗模式下的功耗	31
5	射频特性	32
5.1	低功耗蓝牙射频	32
5.1.1	低功耗蓝牙射频发射器 (TX) 特性	32
5.1.2	低功耗蓝牙射频接收器 (RX) 特性	33
5.2	802.15.4 射频	35
5.2.1	802.15.4 射频发射器 (TX) 特性	36
5.2.2	802.15.4 射频接收器 (RX) 特性	36
6	封装	37
7	相关文档和资源	38
	修订历史	39

表格

1-1	ESP32-H2 系列芯片对比	9
2-1	管脚描述	10
2-2	ESP32-H2 的电源管脚描述	11
2-3	ESP32-H2 芯片上电、复位时序图参数说明	12
2-4	Strapping 管脚默认配置	12
2-5	启动模式控制	13
2-6	ROM 代码日志打印控制	13
2-7	JTAG 信号源控制	14
2-8	Strapping 管脚的建立时间和保持时间的参数说明	15
3-1	IO MUX 管脚功能	18
3-2	外设管脚分配	26
4-1	绝对最大额定值	29
4-2	建议工作条件	29
4-3	VDD_SPI 输出特性	29
4-4	直流电气特性 (3.3 V, 25 °C)	30
4-5	Active 模式下低功耗蓝牙功耗特性	30
4-6	Active 模式下 802.15.4 功耗特性	30
4-7	Modem-sleep 模式下的功耗	31
4-8	低功耗模式下的功耗	31
5-1	低功耗蓝牙射频规格	32
5-2	低功耗蓝牙 - 发射器特性 - 1 Mbps	32
5-3	低功耗蓝牙 - 发射器特性 - 2 Mbps	32
5-4	低功耗蓝牙 - 发射器特性 - 125 Kbps	33
5-5	低功耗蓝牙 - 发射器特性 - 500 Kbps	33
5-6	低功耗蓝牙 - 接收器特性 - 1 Mbps	34
5-7	低功耗蓝牙 - 接收器特性 - 2 Mbps	34
5-8	低功耗蓝牙 - 接收器特性 - 125 Kbps	35
5-9	低功耗蓝牙 - 接收器特性 - 500 Kbps	35
5-10	802.15.4 射频规格	36
5-11	802.15.4 发射器特性 - 250 Kbps	36
5-12	802.15.4 接收器特性 - 250 Kbps	36

插图

1-1	ESP32-H2 系列芯片命名	9
2-1	ESP32-H2 管脚布局（俯视图）	10
2-2	ESP32-H2 芯片上电、复位时序图	12
2-3	Strapping 管脚的建立时间和保持时间	14
6-1	QFN32 (4×4 mm) 封装	37

1 产品型号对比

1.1 产品型号命名

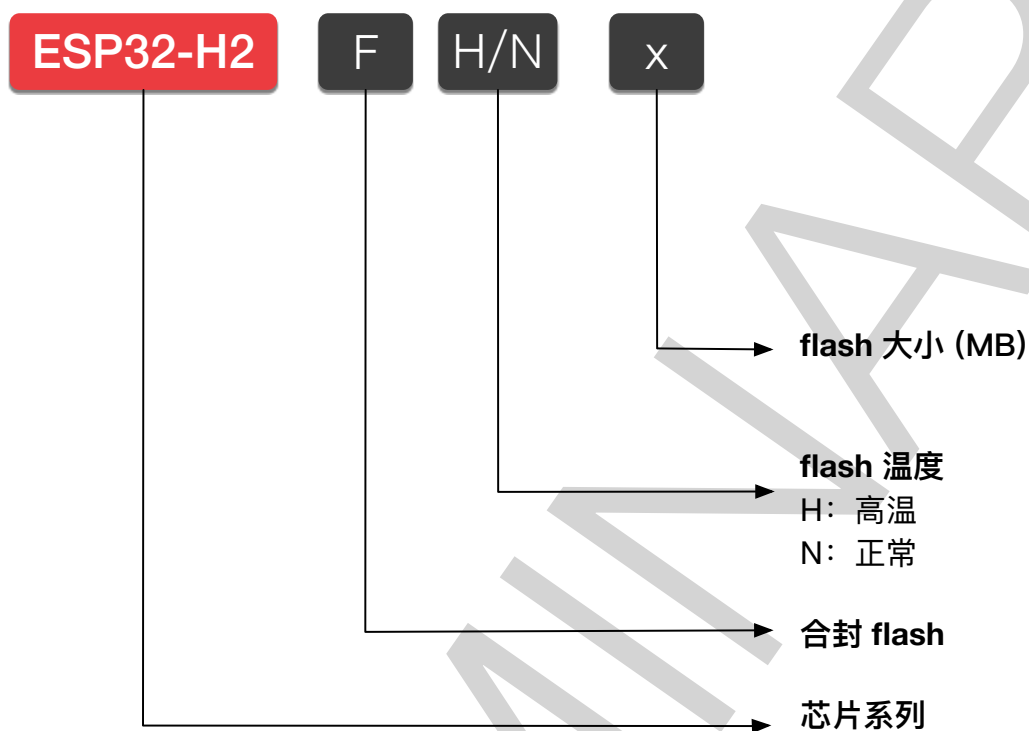


图 1-1. ESP32-H2 系列芯片命名

1.2 对比

表 1-1. ESP32-H2 系列芯片对比

订购型号	封装内 Flash	环境温度 (°C)	SPI 电压	封装
ESP32-H2FH2	2 MB (Quad SPI)	-40 ~ 105	3.3 V	QFN32
ESP32-H2FH4	4 MB (Quad SPI)	-40 ~ 105	3.3 V	QFN32

2 管脚定义

2.1 管脚布局

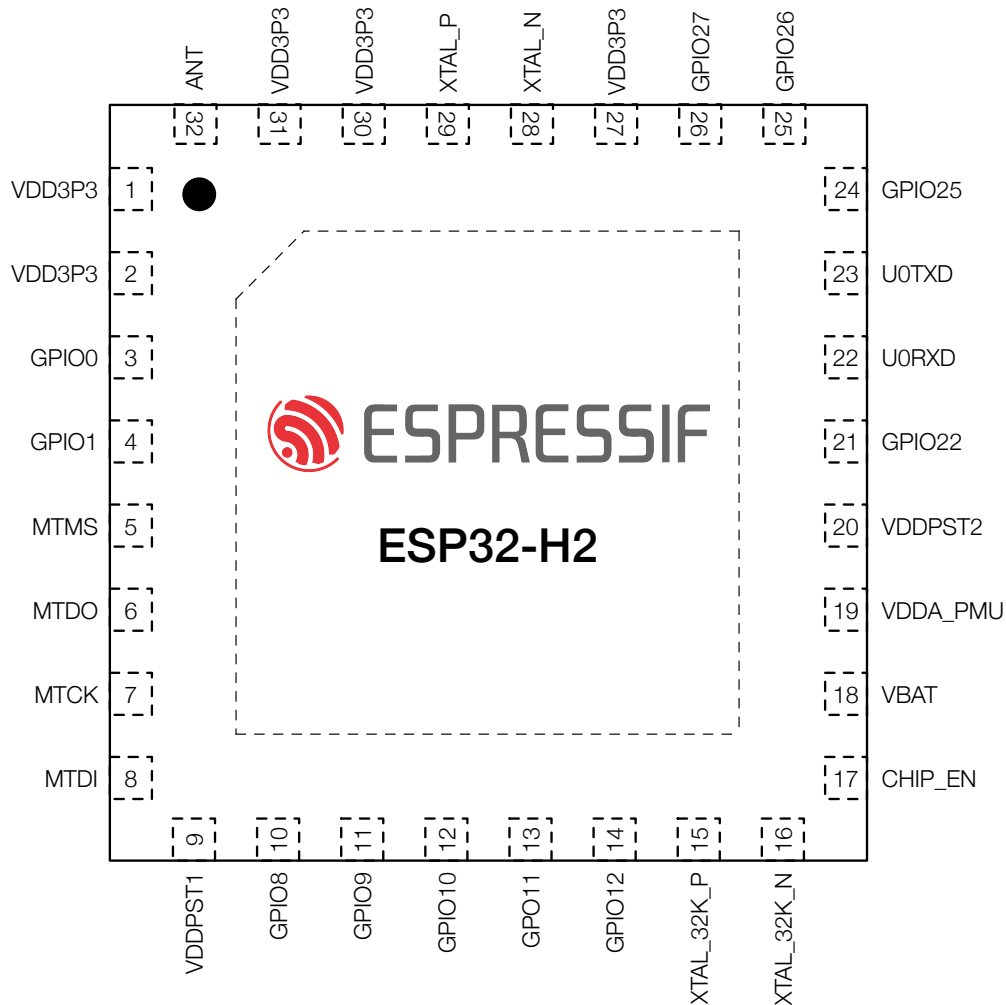


图 2-1. ESP32-H2 管脚布局 (俯视图)

2.2 管脚描述

表 2-1. 管脚描述

名称	序号	类型 ¹	电源管脚	功能
VDD3P3	1	P _A	—	模拟电源 (3.3 V)
VDD3P3	2	P _A	—	模拟电源 (3.3 V)
GPIO0	3	I/O/T	VDDPST1	GPIO0 , FSPIQ
GPIO1	4	I/O/T	VDDPST1	GPIO1 , FSPICS0, ADC1_CH0
MTMS	5	I/O/T	VDDPST1	GPIO2, FSPIWP, ADC1_CH1, MTMS
MTDO	6	I/O/T	VDDPST1	GPIO3, FSPIHD, ADC1_CH2, MTDO

名称	序号	类型	电源管脚	功能
MTCK	7	I/O/T	VDDPST1	GPIO4, FSPICLK, ADC1_CH3, MTCK
MTDI	8	I/O/T	VDDPST1	GPIO5, FSPID, ADC1_CH4, MTDI
VDDPST1	9	P_{IO}	—	3.3 V IO 电源
GPIO8	10	I/O/T	VDDPST1	GPIO8
GPIO9	11	I/O/T	VDDPST1	GPIO9
GPIO10	12	I/O/T	VDDPST1	GPIO10 , ZCD0
GPIO11	13	I/O/T	VDDPST1	GPIO11 , ZCD1
GPIO12	14	I/O/T	VDDA_PMU/VBAT	GPIO12
XTAL_32K_P	15	I/O/T	VDDA_PMU/VBAT	GPIO13 , XTAL_32K_P
XTAL_32K_N	16	I/O/T	VDDA_PMU/VBAT	GPIO14 , XTAL_32K_N
CHIP_EN	17	I	VBAT	高电平：芯片使能；低电平：芯片关闭。注意：不能让 CHIP_EN 管脚浮空。
VBAT	18	P_A	—	模拟电源或电池电源 (3.0 ~ 3.6 V)
VDDA_PMU	19	P_A	—	模拟电源 (3.3 V)
VDDPST2	20	P_{IO}	—	3.3 V IO 电源
GPIO22	21	I/O/T	VDDPST2	GPIO22
U0RXD	22	I/O/T	VDDPST2	GPIO23, FSPICS1, U0RXD
U0TXD	23	I/O/T	VDDPST2	GPIO24, FSPICS2, U0TXD
GPIO25	24	I/O/T	VDDPST2	GPIO25 , FSPICS3
GPIO26	25	I/O/T	VDDPST2	GPIO26, FSPICS4, USB_D-
GPIO27	26	I/O/T	VDDPST2	GPIO27, FSPICS5, USB_D+
VDD3P3	27	P_A	—	模拟电源 (3.3 V)
XTAL_N	28	—	—	外部主晶振输出
XTAL_P	29	—	—	外部主晶振输入
VDD3P3	30	P_A	—	模拟电源 (3.3 V)
VDD3P3	31	P_A	—	模拟电源 (3.3 V)
ANT	32	I/O	—	射频输入和输出
GND	33	G	—	接地

¹ P_A ：模拟电源； P_D ：数字电源； P_{IO} ：IO 管脚的供应；I：输入；O：输出；T：可设置为高阻。

2.3 电源管理

表 2-2. ESP32-H2 的电源管脚描述

类型	管脚名称	供电域
P_{IO}	VDDPST1	Group0 IO ¹
	VDDPST2	Group1 IO ¹
P_A	VDDA_PMU	模拟系统
	VDD3P3	
	VBAT	

¹ 由 VDDPST1 和 VDDPST2 供电的完整管脚列表，请见表 2-1。

关于 CHIP_EN 的说明：

图 2-2 为 ESP32-H2 芯片上电、复位时序图。各参数说明如表 2-3 所示。

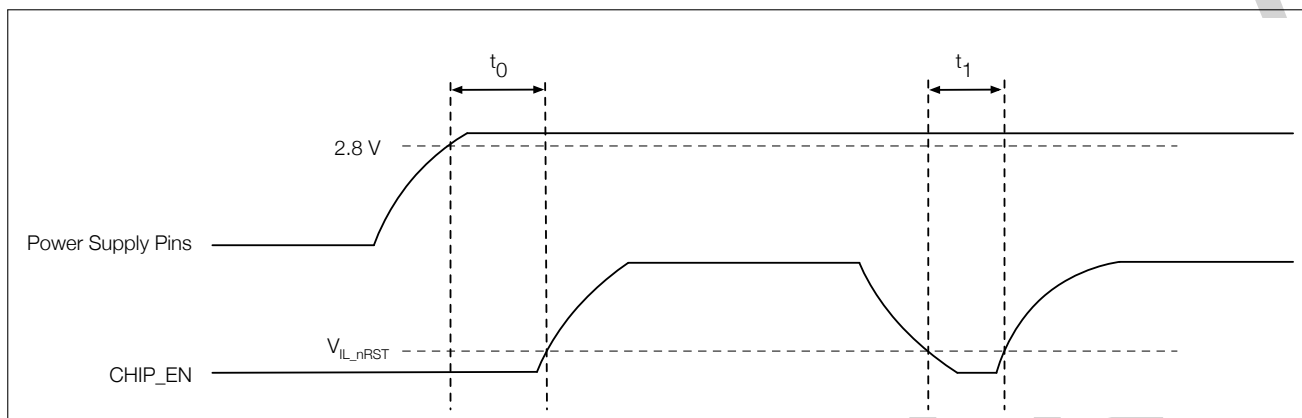


图 2-2. ESP32-H2 芯片上电、复位时序图

表 2-3. ESP32-H2 芯片上电、复位时序图参数说明

参数	说明	最小值 (μs)
t_0	CHIP_EN 管脚上电晚于电源管脚上电的延时时间	50
t_1	CHIP_EN 电平低于 V_{IL_nRST} (具体数值参考表 4-4) 从而复位芯片的时间,	50

* 电源管脚包括表 2-2 中列出的所有电源管脚。

2.4 Strapping 管脚

芯片每次上电或复位时，都需要一些初始配置参数，如用于加载芯片的启动模式等。这些参数通过 strapping 管脚控制。复位放开后，strapping 管脚和普通管脚功能相同。

ESP32-H2 的 strapping 管脚在复位时控制以下参数：

- 芯片启动模式 – GPIO8 和 GPIO9
- ROM 日志打印 – GPIO8
- JTAG 信号源 – GPIO25

GPIO9 在复位时连接内部弱上拉电阻。如果这些管脚没有外部连接或者连接的外部线路处于高阻抗状态，内部弱上拉将决定 GPIO9 输入电平的默认值。

表 2-4. Strapping 管脚默认配置

Strapping 管脚	默认配置	值
GPIO8	浮空	-
GPIO9	上拉	1
GPIO25	浮空	-

要改变 strapping 的值，可以应用外部下拉/上拉电阻。如果 ESP32-H2 用作主机 MCU 的从设备，strapping 管脚的电平也可通过主机 MCU 控制。

所有 strapping 管脚都有锁存器。系统复位过程中，strapping 管脚对自己管脚上的电平采样并存储到锁存器中，锁存值为“0”或“1”，并一直保持到芯片掉电或关闭。因此，strapping 管脚的值在芯片工作时一直可读取，并可在芯片复位后作为普通 IO 使用。

2.4.1 芯片启动模式控制

复位释放后，GPIO8 和 GPIO9 复位时的值共同决定启动模式。详见表 2-5 启动模式控制。

表 2-5. 启动模式控制

启动模式	GPIO8	GPIO9
默认配置	– (浮空)	1 (上拉)
SPI Boot	任意值	1
Joint Download Boot ¹	1	0

¹ Joint Download Boot 模式：Joint Download Boot 模式下支持以下下载方式：

- USB-Serial-JTAG Download Boot
- UART Download Boot

在 SPI Boot 模式下，ROM 引导加载程序通过从 SPI flash 中读取程序来启动系统。

在 Joint Download Boot 模式下，用户可通过 UART0 或 USB 接口将二进制文件下载至 flash，或将二进制文件下载至 SRAM 并运行 SRAM 中的程序。

除了 SPI Boot 和 Joint Download Boot 模式，ESP32-H2 还支持 SPI Download Boot 模式，详见 [《ESP32-H2 技术参考手册》](#) > 章节 芯片 Boot 控制。

2.4.2 ROM 代码日志打印控制

系统在 SPI flash 启动模式下的 ROM 引导阶段，GPIO8、LP_AON_STORE4_REG[0] 与 EFUSE_UART_PRINT_CONTROL 一起控制 ROM 代码日志打印。

表 2-6. ROM 代码日志打印控制

Register ¹	eFuse ²	GPIO8	ROM 代码日志打印
0	0(0b00)	x ³	启动过程中，ROM 代码日志始终打印至 UART0
	1(0b01)	0	启动过程中使能打印
		1	启动过程中关闭打印
	2(0b10)	0	启动过程中关闭打印
		1	启动过程中使能打印
3(0b11)	x	启动过程中关闭打印	
1	x	x	启动过程中关闭打印

¹ 寄存器：LP_AON_STORE4_REG[0]

² eFuse：EFUSE_UART_PRINT_CONTROL

³ x: x 表示该值被忽略，任何取值不影响该状态。

ROM 代码日志上电默认打印至 UART0 和 USB Serial/JTAG 控制器，可通过置位 EFUSE_DIS_USB_SERIAL_JTAG_ROM_PRINT 禁用 USB Serial/JTAG 控制器打印。

注意：在 EFUSE_DIS_USB_SERIAL_JTAG_ROM_PRINT 为 0，即可打印至 USB 的情况下，如果 USB Serial/JTAG 控制器已被禁用，则 ROM 代码将无法打印到 USB Serial/JTAG 控制器。

有关上述寄存器的详细描述，请见 [《ESP32-H2 技术参考手册》](#) > 章节 *eFuse* 控制器 (EFUSE)。

2.4.3 JTAG 信号源控制

在系统启动早期阶段，GPIO25 可用于控制 JTAG 信号源。GPIO25 没有内部上下拉电阻，strapping 的值必须由不处于高阻抗状态的外部电路控制。

如表 2-7 所示，GPIO25 与 EFUSE_DIS_PAD_JTAG、EFUSE_DIS_USB_JTAG 和 EFUSE_JTAG_SEL_ENABLE 共同控制 JTAG 信号源。

表 2-7. JTAG 信号源控制

eFuse 1 ^a	eFuse 2 ^b	eFuse 3 ^c	GPIO25	JTAG 信号源
0	0	0	忽略	USB 串口/JTAG 控制器
		1	0	JTAG 管脚 MTDI、MTCK、MTMS、MTDO
			1	USB 串口/JTAG 控制器
0	1	忽略	忽略	JTAG 管脚 MTDI、MTCK、MTMS、MTDO
1	0	忽略	忽略	USB 串口/JTAG 控制器
1	1	忽略	忽略	JTAG 关闭

^a eFuse 1: EFUSE_DIS_PAD_JTAG

^b eFuse 2: EFUSE_DIS_USB_JTAG

^c eFuse 3: EFUSE_JTAG_SEL_ENABLE

有关上述寄存器的详细描述，请见 [《ESP32-H2 技术参考手册》](#) > 章节 *eFuse* 控制器 (EFUSE)。

图 2-3 显示了 CHIP_EN 上电前和上电后 Strapping 管脚的建立时间和保持时间。各参数说明如表 2-8 所示。

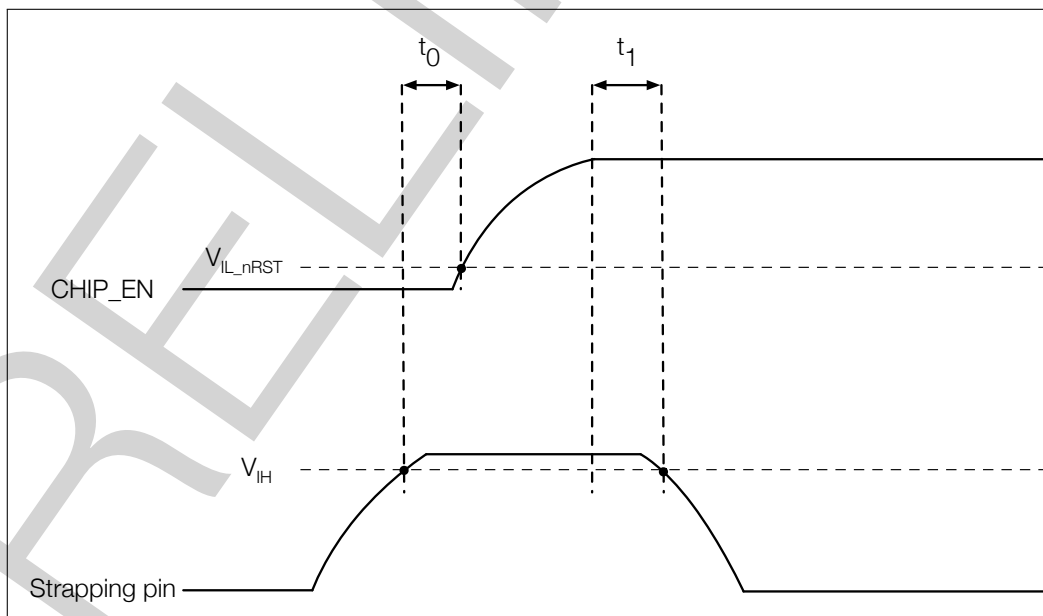


图 2-3. Strapping 管脚的建立时间和保持时间

表 2-8. Strapping 管脚的建立时间和保持时间的参数说明

参数	说明	Min (ms)
t_0	CHIP_EN 上电前的建立时间	0
t_1	CHIP_EN 上电后的保持时间	3

3 功能描述

3.1 CPU 和存储

3.1.1 CPU

ESP32-H2 搭载低功耗 RISC-V 32 位单核处理器，具有以下特性：

- 四级流水线架构，支持 96 MHz 的时钟频率
- [RV32IMAC](#) ISA (指令集架构)
- 支持 32 位乘法器、32 位除法器
- 支持最多 32 个向量中断，共 15 个优先级
- 支持最多 4 个硬件断点/观察点
- 支持最多 16 个 PMP/PMA 区域
- 用于调试的 JTAG 接口
- 支持 RISC-V 调试规范 v0.13
- 支持 RISC-V Trace 规范 v1.0

3.1.2 片上存储

ESP32-H2 的片上存储包括：

- **128 KB 的 ROM**：用于程序启动和内核功能调用
- **320 KB 的 SRAM**：用于数据和指令存储
- **LP memory**：4 KB 的 SRAM，可被 CPU 访问，在 Deep-sleep 模式下可以保存数据
- **4 Kbit 的 eFuse**：1792 位保留给用户使用，用于存储密钥或设备 ID 等信息
- **2 MB 或 4 MB 的封装内 flash**

3.1.3 Cache

ESP32-H2 采用 8 路组相联只读 cache 结构，具有以下特性：

- Cache 的大小为 16 KB
- Cache 的块大小为 32 字节
- 支持 pre-load 功能
- 支持 lock 功能
- 支持关键字优先 (critical word first) 和提前重启 (early restart)

3.2 系统时钟

ESP32-H2 的时钟根据频率不同，可分为：

- 高性能时钟，主要为 CPU 和数字外设提供工作时钟

- PLL_F96M_CLK: 96 MHz 内部 PLL 时钟 (参考时钟是 XTAL_CLK)
- PLL_F64M_CLK: 64 MHz 内部 PLL 时钟 (参考时钟是 XTAL_CLK)
- XTAL_CLK: 32 MHz 外部晶振时钟
- 低功耗时钟, 主要为低功耗系统以及部分处于低功耗模式的外设提供工作时钟
 - XTAL32K_CLK: 32 kHz 外部晶振时钟
 - RC_FAST_CLK: 内置快速 RC 振荡器时钟, 频率可调节 (通常为 8 MHz)
 - RC_SLOW_CLK: 内置慢速 RC 振荡器, 频率可调节 (通常为 130 kHz)
 - OSC_SLOW_CLK: 外置低速时钟 (通常频率为 32 kHz)
 - PLL_LP_CLK: 内部 PLL 时钟, 参考时钟为 XTAL32K_CLK

应用程序可从以上时钟中选择一个作为时钟源。根据不同的应用程序, 被选择的时钟源直接或在分频之后驱动高性能时钟。详见 [《ESP32-H2 技术参考手册》](#) > 章节 复位和时钟。

说明:

ESP32-H2 必须有外部主晶振时钟才可运行。

3.3 访问权限管理

3.3.1 访问权限管理 (APM)

ESP32-H2 集成 APM (Access Permission Management) 模块实现访问的权限管理, APM 根据总线上携带的信息, 和预先配置进行对比, 判断是否阻止访问。

3.3.2 超时保护

ESP32-H2 共集成 3 个超时保护模块, 分别位于 CPU 外设、HP 外设和 LP 外设中, 可避免总线访问卡死的情况, 具有以下特性:

- 集成可配置 16 位超时周期计数器
- 支持中断
- 支持异常信息记录

3.4 模拟外设

3.4.1 模/数转换器 (ADC)

ESP32-H2 集成了 1 个 12 位 SAR ADC, 共支持 5 个通道 (模拟使能管脚) 的测量。

3.4.2 温度传感器

温度传感器生成一个随温度变化的电压。内部 ADC 将传感器电压转化为一个数字量。

温度传感器的测量范围为 -40 °C 到 125 °C。温度传感器一般只适用于监测芯片内部温度的变化, 该温度值会随着微控制器时钟频率或 IO 负载的变化而变化。一般来讲, 芯片内部温度会高于环境温度。

3.4.3 模拟 PAD 电压比较器

ESP32-H2 提供了一组模拟 PAD 电压比较器，包含两个 PAD，可用于比较两个 PAD 的电压大小关系，也可以使用其中一个 PAD 与内部可调节的稳定电压进行比较。

3.5 数字外设

3.5.1 通用输入/输出接口 (GPIO)

ESP32-H2 共有 19 个 GPIO 管脚，通过配置对应的寄存器，可以为这些管脚分配不同的功能。除作为数字信号管脚外，部分 GPIO 管脚也可配置为模拟功能管脚，比如 ADC 等管脚。

所有 GPIO 都可选择内部上拉/下拉，或设置为高阻。GPIO 配置为输入管脚时，可通过读取寄存器获取其输入值。输入管脚也可经设置产生边缘触发或电平触发的 CPU 中断。数字 IO 管脚都是双向、非反相和三态的，包括带有三态控制的输入和输出缓冲器。这些管脚可以复用作其他功能，例如 UART、SPI 等。当芯片低功耗运行时，GPIO 可设定为保持状态。

IO MUX 和 GPIO 交换矩阵用于将信号从外设传输至 GPIO 管脚。两者共同组成了芯片的 IO 控制。利用 GPIO 交换矩阵，可配置外设模块的输入信号来源于任何的 IO 管脚，并且外设模块的输出信号也可连接到任意 IO 管脚。表 3-1 列出了所有 GPIO 管脚的 IO MUX 功能。更多关于 IO MUX 和 GPIO 交换矩阵的信息，请参考 [《ESP32-H2 技术参考手册》](#) > 章节 *IO MUX 和 GPIO 交换矩阵 (GPIO, IO_MUX)*。

表 3-1. IO MUX 管脚功能

名称	序号	功能 0	功能 1	功能 2	复位	说明
GPIO0	3	GPIO0	GPIO0	FSPIQ	0	—
GPIO1	4	GPIO1	GPIO1	FSPICS0	0	R
MTMS	5	MTMS	GPIO2	FSPIWP	1	R
MTDO	6	MTDO	GPIO3	FSPIHD	1	R
MTCK	7	MTCK	GPIO4	FSPICLK	1*	R
MTDI	8	MTDI	GPIO5	FSPID	1	R
GPIO8	10	GPIO8	GPIO8	—	1	—
GPIO9	11	GPIO9	GPIO9	—	3	—
GPIO10	12	GPIO10	GPIO10	—	0	R
GPIO11	13	GPIO11	GPIO11	—	0	R
GPIO12	14	GPIO12	GPIO12	—	0	—
XTAL_32K_P	15	GPIO13	GPIO13	—	0	R
XTAL_32K_N	16	GPIO14	GPIO14	—	0	R
GPIO22	21	GPIO22	GPIO22	—	0	—
U0RXD	22	U0RXD	GPIO23	FSPICS1	3	—
U0TXD	23	U0TXD	GPIO24	FSPICS2	4	—
GPIO25	24	GPIO25	GPIO25	FSPICS3	1	—
GPIO26	25	GPIO26	GPIO26	FSPICS4	1	R, USB
GPIO27	26	GPIO27	GPIO27	FSPICS5	3*	R, USB

复位

每个管脚复位后的默认配置：

- **0** - 输入关闭, 高阻 (IE = 0)
- **1** - 输入使能, 高阻 (IE = 1)
- **2** - 输入使能, 下拉电阻使能 (IE = 1, WPD = 1)
- **3** - 输入使能, 上拉电阻使能 (IE = 1, WPU = 1)
- **4** - 输出使能, 上拉电阻使能 (OE = 1, WPU = 1)
- **1*** - eFuse 的 EFUSE_DIS_PAD_JTAG 位为
0 时 (初始默认值), 管脚复位后输入使能, 上拉电阻使能 (IE = 1, WPU = 1)
1 时, 管脚复位后输入使能, 高阻 (IE = 1)
- **3*** - 输入使能, 上拉电阻使能 (IE = 1, WPU = 0, USB_WPU = 1). 具体见说明。

建议对处于高阻态的管脚配置上拉或下拉, 以避免不必要的耗电。用户可在 PCB 设计中实现上下拉, 或在软件初始化时开启管脚自带的上下拉。

GPIO 输入模式

GPIO 的输入功能可配置为迟滞或普通模式:

- **迟滞模式:** GPIO 输入信号的上升沿和下降沿之间存在一小段延迟。在这段延迟时间内, 管脚忽略任何输入变化, 以消除不稳定电信号带来的影响。GPIO 输入高低电平的切换阈值与电平切换方向有关。具体来说, 从高电平切换到低电平的电压阈值略低于从低电平切换到高电平的电压阈值, 详见 [《ESP32-H2 技术参考手册》](#) > 章节 IO MUX 和 GPIO 交换矩阵 (GPIO, IO MUX)。
- **普通模式:** GPIO 输入的高低电平与电平切换方向无关, 即从高电平切换至低电平和从低电平切换至高电平的电压阈值一致。

说明

- **R** - 管脚具有模拟功能。
- **USB** - USB 上拉电阻使能
 - USB 管脚 (GPIO26 和 GPIO27) 默认开启 USB 功能, 此时管脚是否上拉由 USB 是否上拉决定。USB 上拉由 USB_SERIAL_JTAG_DP/DM_PULLUP 控制, USB 上拉电阻的具体阻值可通过 USB_SERIAL_JTAG_PULLUP_VALUE 位控制, 详见 [《ESP32-H2 技术参考手册》](#) > 章节 USB 串口/JTAG 控制器。
 - USB 管脚关闭 USB 功能时, 用作普通 GPIO, 默认禁用管脚内部弱上/下拉电阻, 可通过 IO_MUX_GPIO_n_FUN_WPU/WPD 配置, 详见 [《ESP32-H2 技术参考手册》](#) > 章节 IO MUX 和 GPIO 交换矩阵 (GPIO, IO MUX)。

3.5.2 串行外设接口 (SPI)

ESP32-H2 共有 3 个 SPI (SPI0、SPI1 和 SPI2)。SPI0 和 SPI1 只可以配置成 SPI 存储器模式, SPI2 既可以配置成 SPI 存储器模式又可以配置成通用 SPI 模式。

• SPI 存储器 (SPI Memory) 模式

SPI 存储器模式 (SPI0, SPI1 和 SPI2) 用于连接 SPI 接口的封装内 flash。SPI 存储器模式下数据传输长度以字节为单位, 最高支持四线 SDR 读写操作。时钟频率可配置, SDR 模式下支持的最高时钟频率为 64 MHz。

• SPI2 通用 SPI (GP-SPI) 模式

SPI2 作为通用 SPI 时，既可以配置成主机模式，又可以配置成从机模式。主机模式和从机模式均支持双线全双工和单线、双线或四线半双工通信。通用 SPI 的主机时钟频率可配置；数据传输长度以字节为单位；时钟极性 (CPOL) 和相位 (CPHA) 可配置；可连接 GDMA 通道。

- 在主机模式下，时钟频率最高为 48 MHz，支持 SPI 传输的四种时钟模式。
- 在从机模式下，时钟频率最高为 48 MHz，也支持 SPI 传输的四种时钟模式。

3.5.3 通用异步收发器 (UART)

ESP32-H2 有 2 个 UART 接口，即 UART0 和 UART1，支持异步通信 (RS232 和 RS485) 和 IrDA，通信速率可达到 5 Mbps。UART 支持 CTS 和 RTS 信号的硬件流控以及软件流控 (XON 和 XOFF)。两个 UART 接口通过共用的 UHCI0 接口与 GDMA 相连，均可被 GDMA 访问或者 CPU 直接访问。

3.5.4 I2C 接口

ESP32-H2 有两个 I2C 总线接口，根据用户的配置，总线接口可以用作 I2C 主机或从机模式。I2C 接口支持：

- 标准模式 (100 Kbit/s)
- 快速模式 (400 Kbit/s)
- 速度最高可达 800 Kbit/s，但受制于 SCL 和 SDA 上拉强度
- 7 位寻址模式和 10 位寻址模式
- 双寻址模式
- 7 位广播地址

用户可以配置指令寄存器来控制 I2C 接口，从而实现更多灵活的应用。

3.5.5 I2S 接口

ESP32-H2 有一个标准 I2S 接口，可以以主机或从机模式，在全双工或半双工模式下工作，并且可被配置为 I2S 串行 8 位、16 位、24 位、32 位的收发数据模式，支持频率从 10 kHz 到 40 MHz 的 BCK 时钟。

I2S 接口连接 GDMA 控制器。支持 TDM PCM、TDM MSB 对齐、TDM 标准和 PDM TX 接口。

3.5.6 红外遥控器

红外遥控器 (RMT) 支持双通道的红外发射和双通道的红外接收。通过程序控制脉冲波形，遥控器可以支持多种红外协议和单线协议。四个通道共用一个 192 × 32 位的存储模块来存放收发的波形。

3.5.7 LED PWM 控制器

LED PWM 控制器可以用于生成六路独立的数字波形，具有如下特性：

- 波形的周期和占空比可配置，占空比精确度可达 20 位
- 多种时钟源选择，包括 96 MHz PLL 时钟、64 MHz PLL 时钟、外置主晶振时钟、内部快速 RC 振荡器时钟
- 可在 Light-sleep 模式下工作
- 支持硬件自动步进式地增加或减少占空比，可用于 LED RGB 彩色梯度发生器

- 最多可用 16 个占空比步进区间，每个区间可独立配置占空比增加或减少，占空比步进大小，占空比步进次数以及占空比步进频率，从而实现占空比的伽马曲线变化功能

3.5.8 通用 DMA 控制器

ESP32-H2 包含一个六通道的通用 DMA 控制器（简称 GDMA），包括三个发送通道和三个接收通道，每个通道之间相互独立。这六个通道被具有 DMA 功能的外设所共享，通道之间支持可配置固定或轮询优先级。

通用 DMA 控制器基于链表来实现对数据收发的控制，并支持外设与存储器之间及存储器与存储器之间的高速数据传输。每个通道支持访问片内 RAM。

ESP32-H2 有七个外设具有 DMA 功能，它们是 SPI2、UHCI0、I2S、PARLIO、AES、SHA 和 ADC。

3.5.9 USB 串口/JTAG 控制器

ESP32-H2 集成一个 USB 串口/JTAG 控制器，具有以下特性：

- 兼容 USB 2.0 全速标准，传输速度最高可达 12 Mbit/s（注意，该控制器不支持 480 Mbit/s 的高速传输模式）
- 包含 CDC-ACM 虚拟串口及 JTAG 适配器功能
- 烧录芯片 flash
- 利用紧凑的 JTAG 指令，支持 CPU 调试
- 芯片内部集成的全速 USB PHY

3.5.10 SoC 事件任务矩阵 (ETM)

ESP32-H2 带有一个 SOC ETM 外设，该外设包含多个通道 (channel)，每个通道将一个输入的事件 (event) 映射到一个输出的任务 (task)，事件是由外设产生的，任务被外设所接收，具有如下特性：

- 最多支持 50 个事件到任务的映射通道，每个通道连接一个事件和一个任务，并且每个通道都有独立的使能控制
- 每个通道的事件输入以及任务输出可以从所有的事件和任务中任意选择，即支持同一个事件通过多个通道映射到不同的任务，或多个不同的事件通过各自的通道映射到同一个任务
- 能够产生事件、接收任务的外设有：GPIO、LED PWM、通用定时器、RTC 定时器、系统定时器、MCPWM、温度传感器、ADC、I2S、GDMA 和 PMU

3.5.11 电机控制脉宽调制器

ESP32-H2 包含一个电机控制脉宽调制器 (MCPWM)，可以用于驱动数字马达和智能灯。MCPWM 外设包含一个时钟分频器（预分频器）、三个 PWM 定时器、三个 PWM 操作器和一个捕捉模块。

PWM 定时器用于生成定时参考。PWM 操作器将根据定时参考生成所需的波形。通过配置，任一 PWM 操作器可以使用任一 PWM 定时器的定时参考。不同的 PWM 操作器可以使用相同的 PWM 定时器的定时参考来产生 PWM 信号。此外，不同的 PWM 操作器也可以使用不同的 PWM 定时器的值来生成单独的 PWM 信号。不同的 PWM 定时器也可进行同步。

3.5.12 脉冲计数器控制器 (PCNT)

ESP32-H2 的脉冲计数器 (PCNT) 通过七种模式捕捉脉冲并对脉冲边沿计数，具有以下特性：

- 四个脉冲计数控制器（单元），各自独立工作，计数范围是 1 ~ 65535
- 每个单元有两个独立的通道，共用一个脉冲计数控制器
- 所有通道均有输入脉冲信号（如 sig_ch0_un）和相应的控制信号（如 ctrl_ch0_un）
- 滤波器独立工作，过滤每个单元输入脉冲信号（sig_ch0_un 和 sig_ch1_un）控制信号（ctrl_ch0_un 和 ctrl_ch1_un）的毛刺
- 每个通道参数如下：
 1. 选择在输入脉冲信号的上升沿或下降沿计数
 2. 在控制信号为高电平或低电平时可将计数模式配置为递增、递减或停止计数

3.5.13 TWAI® 控制器

ESP32-H2 带有一个 TWAI® 控制器，具有如下特性：

- 兼容 ISO 11898-1 协议（CAN 规范 2.0）
- 支持标准帧格式（11 位 ID）和扩展帧格式（29 位 ID）
- 比特率从 1 Kbit/s 到 1 Mbit/s
- 多种操作模式：工作模式、只听模式和自检模式（传输无需确认）
- 64 字节接收 FIFO
- 数据接收过滤器（支持单过滤器和双过滤器模式）
- 错误检测与处理：错误计数器、可配置的错误中断阈值、错误代码记录和仲裁丢失记录

3.5.14 并行 IO (PARLIO) 控制器

ESP32-H2 包含一个并行 IO 控制器 (PARLIO)，支持通过 GDMA 在并行总线上实现外部设备和内部存储器之间的数据通信。它由 TX 和 RX 两个子模块组成，分别作为发送器和接收器，因此，PARLIO 支持全双工通信。

鉴于 IO 数据的灵活性，PARLIO 可用作通用接口，连接各种外围设备。例如可以把 SPI 作为主机，PARLIO 作为从机，实现点对点传输。

3.6 射频

ESP32-H2 射频包含以下主要模块：

- 2.4 GHz 接收器
- 2.4 GHz 发射器
- 偏置和稳压器
- Balun 和收发切换器
- 时钟生成器

3.6.1 2.4 GHz 接收器

2.4 GHz 接收器将 2.4 GHz 射频信号解调为基带信号，并用两个高精度 ADC 将后者转为数字信号。为了适应不同的信道情况，ESP32-H2 集成了 RF 滤波器、自动增益控制 (AGC)、DC 偏移补偿电路和基带滤波器。

3.6.2 2.4 GHz 发射器

2.4 GHz 发射器将基带信号调制为 2.4 GHz 射频信号，使用互补金属氧化物半导体 (CMOS) 功率放大器驱动天线。

为了抵消射频接收器的瑕疵，ESP32-H2 还另增了校准措施，例如：

- 载波泄露消除
- I/Q 振幅/相位匹配

这些内置校准措施缩短了产品的测试时间，并且不再需要测试设备。

3.6.3 时钟生成器

时钟生成器为接收器和发射器生成 2.4 GHz 时钟信号，所有部件均集成于芯片上，包括电感、变容二极管、环路滤波器、线性稳压器和分频器。

时钟生成器带有内置校准电路和自测电路。运用自主知识产权的优化算法，对时钟的相位和相位噪声进行优化处理，使接收器和发射器都有最好的性能表现。

3.7 低功耗蓝牙

ESP32-H2 包含了一个低功耗蓝牙 (Bluetooth Low Energy) 子系统，集成了链路层控制器、射频/调制解调器模块和功能齐全的软件协议栈。低功耗蓝牙子系统支持 Bluetooth 5 和 Bluetooth mesh。

3.7.1 低功耗蓝牙 PHY

ESP32-H2 低功耗蓝牙 PHY 支持以下特性：

- 1 Mbps PHY
- 2 Mbps PHY，用于提升传输速率
- Coded PHY (125 Kbps 和 500 Kbps)，用于提升传输距离
- 支持 Listen Before Talk (LBT)

3.7.2 低功耗蓝牙链路控制器

ESP32-H2 低功耗蓝牙链路控制器支持以下特性：

- 广播扩展 (Advertising Extensions)，用于增强广播能力，可以广播更多的智能数据
- 多广播
- 支持同时广播和扫描
- 多连接，支持中心设备 (Central) 和外围设备 (Peripheral) 同时运行
- 自适应跳频和信道选择
- 信道选择算法 #2 (Channel Selection Algorithm #2)

- 功率控制 (LE power control)
- 连接参数更新
- 高速不可连接广播 (High Duty Cycle Non-Connectable Advertising)
- LE privacy 1.2
- LE 数据包长度扩展 (LE Data Packet Length Extension)
- 链路层扩展扫描过滤策略 (Link Layer Extended Scanner Filter policy)
- 低占空比可连接定向广播 (Low duty cycle connectable directed advertising)
- 链路层加密
- LE Ping

3.8 802.15.4

ESP32-H2 拥有一个标准 802.15.4 子系统，集成了 PHY 和 MAC 层，可支持 Thread、Zigbee、Matter、HomeKit、MQTT 等多种协议。

3.8.1 802.15.4 PHY

ESP32-H2 802.15.4 PHY 支持以下特性：

- 2.4 GHz 频段 O-QPSK PHY
- 250 Kbps 数据率
- 支持 RSSI 和 LQI

3.8.2 802.15.4 MAC

ESP32-H2 支持 [IEEE 标准 802.15.4-2015](#) 中定义的主要特性，包括：

- CSMA/CA
- 主动扫描和能量检测
- HW 帧滤波器
- HW 自动应答
- HW 自动帧等待
- 协调采样侦听 (Coordinated sampled listening)

3.9 无线通信共存

ESP32-H2 包含了一个 2.4 GHz 无线通信共存控制器（简称 COEX），用于实现无线信道资源管理，具有如下特性：

- 芯片内部蓝牙与 IEEE 802.15.4 共存
- 支持作为外部共存主机
- 支持作为外部共存从机

- 支持多种外部共存模式（1-wire PTA, 2-wire PTA 和 3-wire PTA）

3.10 低功耗管理

ESP32-H2 采用了先进的电源管理技术，可以在不同的功耗模式之间切换。ESP32-H2 支持的功耗模式包括：

- Active 模式：CPU 和芯片射频处于工作状态。芯片可以接收、发射和侦听信号。
- Modem-sleep 模式：CPU 可运行，时钟频率可配置。无线通信模块的基带和射频关闭，但仍可保持连接。
- Light-sleep 模式：CPU 暂停运行。任何唤醒事件（RTC 定时器或外部中断）都会唤醒芯片。无线通讯基带和射频模块关闭，但可保持连接。用户可将 CPU（不含 SRAM）以及大部分外设（见 [ESP32-H2 功能框图](#)）关闭，进一步降低功耗。
- Deep-sleep 模式：CPU（含 SRAM）和大部分外设（见 [ESP32-H2 功能框图](#)）都会掉电。低功耗存储器（LP Memory）处于工作状态。无线通讯连接数据存储在低功耗存储器中。

有关不同功耗模式下的功耗数据，请见 4.5 小节。

3.11 定时器

3.11.1 通用定时器

ESP32-H2 内置两个 54 位通用定时器，具有 16 位分频器和 54 位可自动重载的向上/向下计时器。

定时器具有如下功能：

- 16 位时钟预分频器，分频系数为 1-65536
- 54 位时基计数器可配置成递增或递减
- 可读取时基计数器的实时值
- 暂停和恢复时基计数器
- 可配置的报警产生机制
- 电平触发中断

3.11.2 系统定时器

ESP32-H2 内置 52 位系统定时器，该系统定时器包含两个 52 位的时钟计数器和三个报警比较器，具有以下功能：

- 时钟计数器的频率固定为 16 MHz
- 三个报警比较器根据不同的报警值可产生三个独立的中断
- 两种报警模式：单次特定报警值报警和周期性报警
- 支持设置 52 位的单次特定报警值和 26 位的周期性报警值
- 计数器值重新加载
- 支持当 CPU 暂停或处于 OCD 模式时，时钟计数器也暂停

3.11.3 看门狗定时器

ESP32-H2 有三个看门狗定时器：两个定时器组中各一个（称作主系统看门狗定时器，缩写为 MWDT），RTC 模块中一个（称作 RTC 看门狗定时器，缩写为 RWDT）。

在引导加载 flash 固件期间，RWDT 和定时器组 0 中的 MWDT 会自动使能，以检测引导过程中发生的错误，并恢复运行。

看门狗定时器具有如下特性：

- 四个阶段，每个阶段都可配置超时时间。每阶段都可单独配置、使能和关闭。
- 如在某个阶段发生超时，MWDT 会采取中断、CPU 复位和内核复位三种超时动作中的一种，RWDT 会采取中断、CPU 复位、内核复位和系统复位四种超时动作中的一种。
- 保护 32 位超时计数器
- 防止 RWDT 和 MWDT 的配置被误改。
- Flash 启动保护

如果在预定时间内 SPI flash 的引导过程没有完成，看门狗会重启整个主系统。

3.12 加密硬件加速器

ESP32-H2 配备硬件加速器，支持一些通用加密算法，比如 AES-128/AES-256 (FIPS PUB 197，抗 DPA 攻击)、ECB/CBC/OFB/CFB/CTR (NIST SP 800-38A)、SHA1/SHA224/SHA256 (FIPS PUB 180-4)、RSA3072 和 ECC 加速器等，还支持大数乘法、大数模乘等独立运算，其中 RSA 和大数模乘运算最大长度可达 3072 位，大数乘法的运算子最大长度可达 1536 位。该芯片还配备 ECDSA 加速器，支持 ECDSA 签名生成和验证，并且其私钥拥有软件完全无法访问的安全属性。

3.13 物理安全特性

- 封装外 flash 通过 AES-XTS 算法进行加密，加密算法使用的密钥无法被软件读写，因此用户的应用程序代码与数据不会被非法获取。
- 安全启动功能确保只启动已签名（具有 RSA-PSS 签名）的固件，此功能的可信度是根植于硬件逻辑。
- HMAC 模块可以使用软件无法访问的安全密钥来生成用于身份验证或其他用途的 MAC 签名。
- 数字签名模块可以使用软件无法访问的 RSA 密钥生成用于身份验证的 RSA 签名。
- 采用 TEE 控制器来设置系统中 Master 的安全模式，可以设置为四种安全模式，硬件资源在四种模式下给予不同的访问权限，通过 APM 进行权限判断，从而在这四种模式之间构建安全边界。

3.14 外设管脚分配

表 3-2 展示了 ESP32-H2 的外设管脚分配。

表 3-2. 外设管脚分配

接口	信号	管脚	功能
ADC	ADC1_CH0	GPIO1	12 位 SAR ADC
	ADC1_CH1	MTMS	
	ADC1_CH2	MTDO	

接口	信号	管脚	功能
	ADC1_CH3	MTCK	
	ADC1_CH4	MTDI	
JTAG	MTDI	MTDI	JTAG 用于软件调试
	MTCK	MTCK	
	MTMS	MTMS	
	MTDO	MTDO	
UART	U0RXD_in	U0RXD	两个 UART 通道，支持硬件流控制和 GDMA
	U0CTS_in	任意 GPIO 管脚	
	U0DSR_in		
	U0TXD_out	U0TXD	
	U0RTS_out	任意 GPIO 管脚	
	U0DTR_out		
	U1RXD_in		
	U1CTS_in		
	U1DSR_in		
	U1TXD_out		
	U1RTS_out		
	U1DTR_out		
I2C	I2CEXT0_SCL_in	任意 GPIO 管脚	2 个 I2C 通道，支持主机或从机模式
	I2CEXT0_SDA_in		
	I2CEXT1_SCL_in		
	I2CEXT1_SDA_in		
	I2CEXT0_SCL_out		
	I2CEXT0_SDA_out		
	I2CEXT1_SCL_out		
	I2CEXT1_SDA_out		
LED PWM	ledc_ls_sig_out0~5	任意 GPIO 管脚	六路独立 PWM 通道
I2S	I2SO_BCK_in	任意 GPIO 管脚	用于串行立体声数据的输入输出
	I2S_MCLK_in		
	I2SO_WS_in		
	I2SI_SD_in		
	I2SI_BCK_in		
	I2SI_WS_in		
	I2SO_BCK_out		
	I2S_MCLK_out		
	I2SO_WS_out		
	I2SO_SD_out		
	I2SI_BCK_out		
	I2SI_WS_out		
	I2SO_SD1_out		
红外遥控器	RMT_SIG_IN0~1		
	RMT_SIG_OUT0~1		

接口	信号	管脚	功能
SPI2	FSPICLK_in/_out_mux	任意 GPIO 管脚	<ul style="list-style-type: none"> • SPI、Dual SPI、Quad SPI 和 QPI 的主从机模式 • 可以连接封装内 flash、RAM 和其他 SPI 设备 • SPI 传输的四种时钟模式 • 可配置的 SPI 频率 • 64 字节缓存或 GDMA 数据缓存
	FSPICS0_in/_out		
	FSPICS1~5_out		
	FSPID_in/_out		
	FSPIQ_in/_out		
	FSPIWP_in/_out		
	FSPIHD_in/_out		
TWAI®	TWAI0_RX	任意 GPIO 管脚	兼容 ISO 11898-1 协议 (CAN 规范 2.0)
	TWAI0_TX		
	TWAI0_BUS_OFF_ON		
	TWAI0_CLKOUT		
	TWAI0_STANDBY		
脉冲计数器	PCNT_SIG_CH0_in0~3	任意 GPIO 管脚	脉冲计数器通过七种模式捕捉脉冲并对脉冲边沿计数
	PCNT_SIG_CH1_in0~3		
	PCNT_CTRL_CH0_in0~3		
	PCNT_CTRL_CH1_in0~3		
MCPWM	PWM0_SYNC0~2_in	任意 GPIO 管脚	1 个 MCPWM 的输入输出管脚，包括： <ul style="list-style-type: none"> • PWM 波形的差分输出 • 待检测的故障输入信号 • 待捕获的输入信号 • PWM 定时器的外接同步信号
	PWM0_out0a		
	PWM0_out0b		
	PWM0_out1a		
	PWM0_F0~2_in		
	PWM0_out1b		
	PWM0_out2a		
	PWM0_out2b		
	PWM0_CAP0~2_in		
PARLIO	PARL_RX_DATA0~7	任意 GPIO 管脚	用于传输并行数据，具有： <ul style="list-style-type: none"> • 8 个接收并行数据管脚 • 8 个发送并行数据管脚 • 1 个接收模块 PAD 时钟管脚 (时钟输入) • 2 个发送模块 PAD 时钟管脚 (时钟输入、时钟输出)
	PARL_TX_DATA0~7		
	PARL_RX_CLK_in/_out		
	PARL_TX_CLK_in/_out		
USB 串口/JTAG	USB_D-	GPIO26	USB 转串口功能，USB 转 JTAG 功能 (USB_D- 和 USB_D+ 两个管脚的功能可以互换)
	USB_D+	GPIO27	

4 电气特性

本章节中的测量值仅供参考，具体以正式发布的技术规格书为准。

4.1 绝对最大额定值

超出绝对最大额定值可能导致器件永久性损坏。这只是强调的额定值，不涉及器件的功能性操作。

表 4-1. 绝对最大额定值

符号	参数	最小值	最大值	单位
VDD3P3, VBAT, VDDA_PMU, VDDPST1, VDDPST2	电源管脚电压	-0.3	3.6	V
T_{STORE}	存储温度	-40	150	°C

4.2 建议工作条件

表 4-2. 建议工作条件

符号	参数	最小值	典型值	最大值	单位
VDD3P3, VBAT, VDDA_PMU, VDDPST1, VDDPST2	电源管脚电压	3.0	3.3	3.6	V
I_{VDD}^1	外部电源的供电电流	0.35	—	—	A
T_A	环境温度	-40	—	105	°C

¹ 使用单电源供电时，输出电流需要达到 350 mA 及以上。

4.3 VDD_SPI 输出特性

表 4-3. VDD_SPI 输出特性

符号	参数	典型值	单位
R_{SPI}	3.3 V 模式导通电阻	7.5	Ω

在实际使用情况下，当 VDD_SPI 为 3.3 V 输出模式的时候，VDDPST2 需要考虑到 R_{SPI} 的影响。比如在接 3.3 V flash 的情况下需满足以下条件：

$$VDDPST2 > VDD_{flash_min} + I_{flash_max} * R_{SPI}$$

其中， VDD_{flash_min} 为 flash 的最低工作电压， I_{flash_max} 为 flash 的最大工作电流。

更多信息请参考章节 2.3 电源管理。

4.4 直流电气特性 (3.3 V, 25 °C)

表 4-4. 直流电气特性 (3.3 V, 25 °C)

符号	参数	最小值	典型值	最大值	单位
C_{IN}	管脚电容	—	2	—	pF
V_{IH}	高电平输入电压	$0.75 \times V_{DD}^1$	—	$V_{DD}^1 + 0.3$	V
V_{IL}	低电平输入电压	-0.3	—	$0.25 \times V_{DD}^1$	V
I_{IH}	高电平输入电流	—	—	50	nA
I_{IL}	低电平输入电流	—	—	50	nA
V_{OH}^2	高电平输出电压	$0.8 \times V_{DD}^1$	—	—	V
V_{OL}^2	低电平输出电压	—	—	$0.1 \times V_{DD}^1$	V
I_{OH}	高电平拉电流 ($V_{DD}^1 = 3.3$ V, $V_{OH} \geq 2.64$ V, PAD_DRIVER = 3)	—	40	—	mA
I_{OL}	低电平灌电流 ($V_{DD}^1 = 3.3$ V, $V_{OL} = 0.495$ V, PAD_DRIVER = 3)	—	28	—	mA
R_{PU}	内部弱上拉电阻	—	45	—	k Ω
R_{PD}	内部弱下拉电阻	—	45	—	k Ω
V_{IH_nRST}	芯片复位释放电压 (CHIP_EN 应满足电压范围)	$0.75 \times V_{DD}^1$	—	$V_{DD}^1 + 0.3$	V
V_{IL_nRST}	芯片复位电压 (CHIP_EN 应满足电压范围)	-0.3	—	$0.25 \times V_{DD}^1$	V

¹ VDD 是 I/O 的供电电源。

² V_{OH} 和 V_{OL} 为负载是高阻条件下的测试值。

4.5 功耗特性

4.5.1 Active 模式下的功耗

下列功耗数据是基于 3.3 V 供电电源、25 °C 环境温度的条件下测得。

所有发射功耗数据均基于 100% 占空比测得。

所有接收功耗数据均是在外设关闭、CPU 空闲的条件下测得。

表 4-5. Active 模式下低功耗蓝牙功耗特性

工作模式	射频模式	描述	峰值 (mA)
Active (射频工作)	发射 (TX)	低功耗蓝牙 @ 20.0 dBm	148
		低功耗蓝牙 @ 9.0 dBm	76
		低功耗蓝牙 @ 0 dBm	38
		低功耗蓝牙 @ -24.0 dBm	26
	接收 (RX)	低功耗蓝牙	25

表 4-6. Active 模式下 802.15.4 功耗特性

工作模式	射频模式	描述	峰值 (mA)
Active (射频工作)	发射 (TX)	802.15.4 @ 20.0 dBm	153
		802.15.4 @ 9.0 dBm	75

见下页

表 4-6 – 接上页

工作模式	射频模式	描述	峰值 (mA)
		802.15.4 @ 0 dBm	38
		802.15.4 @ -24.0 dBm	26
	接收 (RX)	802.15.4	27

4.5.2 其他功耗模式下的功耗

表 4-7. Modem-sleep 模式下的功耗

模式	CPU 频率 (MHz)	描述	典型值 (mA)	
			外设时钟全关	外设时钟全开 ¹
Modem-sleep ²	96	CPU 工作	15	23
		CPU 空闲	10	18
	64	CPU 工作	13	19
		CPU 空闲	10	16
	48	CPU 工作	12	17
		CPU 空闲	9	15
	32	CPU 工作	9	14
		CPU 空闲	8	12

¹ 实际上，外设在不同工作状态下电流会有所差异。

² Modem-sleep 模式下，访问 flash 时功耗会增加。

表 4-8. 低功耗模式下的功耗

工作模式	说明	典型值 (μ A)
Light-sleep	CPU、无线通讯模块电源关闭，外设时钟关闭，所有 GPIO 设置为高阻抗状态	75
	CPU、无线通讯模块、外设电源关闭，所有 GPIO 设置为高阻抗状态	32
Deep-sleep	LP 定时器和 LP 存储器上电	5
关闭	CHIP_EN 管脚拉低，芯片关闭	1

5 射频特性

本章提供产品的射频特性表。

射频数据是在天线端口处连接射频线后测试所得，包含了射频前端电路带来的损耗。射频前端电路为 $0\ \Omega$ 电阻。

工作信道中心频率范围应符合国家或地区的规范标准。软件可以配置工作信道中心频率范围，具体请参考《ESP 射频测试指南》。

除非特别说明，射频测试均是在 $3.3\text{ V} (\pm 5\%)$ 供电电源、 $25\text{ }^\circ\text{C}$ 环境温度的条件下完成。

5.1 低功耗蓝牙射频

表 5-1. 低功耗蓝牙射频规格

名称	描述
工作信道中心频率范围	2402 ~ 2480 MHz
射频发射功率范围	-24.0 ~ 20.0 dBm

5.1.1 低功耗蓝牙射频发射器 (TX) 特性

表 5-2. 低功耗蓝牙 - 发射器特性 - 1 Mbps

参数	描述	最小值	典型值	最大值	单位
载波频率偏移和漂移	Max. $ f_n _{n=0, 1, 2, 3, \dots, k}$	—	1.5	—	kHz
	Max. $ f_0 - f_n _{n=2, 3, 4, \dots, k}$	—	2.8	—	kHz
	Max. $ f_n - f_{n-5} _{n=6, 7, 8, \dots, k}$	—	1.3	—	kHz
	$ f_1 - f_0 $	—	2.3	—	kHz
调制特性	$\Delta F1_{\text{avg}}$	—	251.8	—	kHz
	Min. $\Delta F2_{\text{max}}$ (至少 99.9% 的 $\Delta F2_{\text{max}}$)	—	217.0	—	kHz
	$\Delta F2_{\text{avg}}/\Delta F1_{\text{avg}}$	—	0.87	—	—
带内发射	$\pm 2\text{ MHz}$ 偏移	—	-28	—	dBm
	$\pm 3\text{ MHz}$ 偏移	—	-32	—	dBm
	$> \pm 3\text{ MHz}$ 偏移	—	-34	—	dBm

表 5-3. 低功耗蓝牙 - 发射器特性 - 2 Mbps

参数	描述	最小值	典型值	最大值	单位
载波频率偏移和漂移	Max. $ f_n _{n=0, 1, 2, 3, \dots, k}$	—	3.3	—	kHz
	Max. $ f_0 - f_n _{n=2, 3, 4, \dots, k}$	—	3.3	—	kHz
	Max. $ f_n - f_{n-5} _{n=6, 7, 8, \dots, k}$	—	1.6	—	kHz
	$ f_1 - f_0 $	—	2.3	—	kHz
调制特性	$\Delta F1_{\text{avg}}$	—	499.9	—	kHz

见下页

表 5-3 – 接上页

参数	描述	最小值	典型值	最大值	单位
	Min. $\Delta F2_{\max}$ (至少 99.9% 的 $\Delta F2_{\max}$)	—	492.0	—	kHz
	$\Delta F2_{\text{avg}}/\Delta F1_{\text{avg}}$	—	0.90	—	—
带内发射	± 4 MHz 偏移	—	-31	—	dBm
	± 5 MHz 偏移	—	-34	—	dBm
	$> \pm 5$ MHz 偏移	—	-36	—	dBm

表 5-4. 低功耗蓝牙 - 发射器特性 - 125 Kbps

参数	描述	最小值	典型值	最大值	单位
载波频率偏移和漂移	Max. $ f_n _{n=0, 1, 2, 3, \dots, k}$	—	1.0	—	kHz
	Max. $ f_0 - f_n _{n=1, 2, 3, \dots, k}$	—	0.5	—	kHz
	$ f_0 - f_3 $	—	0.4	—	kHz
	Max. $ f_n - f_{n-3} _{n=7, 8, 9, \dots, k}$	—	0.9	—	kHz
调制特性	$\Delta F1_{\text{avg}}$	—	250.5	—	kHz
	Min. $\Delta F1_{\max}$ (至少 99.9% 的 $\Delta F1_{\max}$)	—	234.0	—	kHz
带内发射	± 2 MHz 偏移	—	-23	—	dBm
	± 3 MHz 偏移	—	-34	—	dBm
	$> \pm 3$ MHz 偏移	—	-42	—	dBm

表 5-5. 低功耗蓝牙 - 发射器特性 - 500 Kbps

参数	描述	最小值	典型值	最大值	单位
载波频率偏移和漂移	Max. $ f_n _{n=0, 1, 2, 3, \dots, k}$	—	2.3	—	kHz
	Max. $ f_0 - f_n _{n=1, 2, 3, \dots, k}$	—	0.7	—	kHz
	$ f_0 - f_3 $	—	0.3	—	kHz
	Max. $ f_n - f_{n-3} _{n=7, 8, 9, \dots, k}$	—	1.1	—	kHz
调制特性	$\Delta F2_{\text{avg}}$	—	230.6	—	kHz
	Min. $\Delta F2_{\max}$ (至少 99.9% 的 $\Delta F2_{\max}$)	—	221.8	—	kHz
带内发射	± 2 MHz 偏移	—	-28	—	dBm
	± 3 MHz 偏移	—	-33	—	dBm
	$> \pm 3$ MHz 偏移	—	-35	—	dBm

注意，上方表 5-2 和表 5-5 中带内发射数据是在发射功率为 15 dBm 时测得。不过，即使测试条件提升至最大发射功率 20 dBm，测试结果也仍满足蓝牙联盟的标准要求。

5.1.2 低功耗蓝牙射频接收器 (RX) 特性

表 5-6. 低功耗蓝牙 - 接收器特性 - 1 Mbps

参数	描述	最小值	典型值	最大值	单位	
灵敏度 @30.8% PER	—	—	-99.0	—	dBm	
最大接收信号 @30.8% PER	—	—	8	—	dBm	
接收选择性 C/I	共信道	$F = F_0$ MHz	—	4	—	dB
	相邻信道	$F = F_0 + 1$ MHz	—	2	—	dB
		$F = F_0 - 1$ MHz	—	0	—	dB
		$F = F_0 + 2$ MHz	—	-29	—	dB
		$F = F_0 - 2$ MHz	—	-29	—	dB
		$F = F_0 + 3$ MHz	—	-35	—	dB
		$F = F_0 - 3$ MHz	—	-36	—	dB
		$F \geq F_0 + 4$ MHz	—	-30	—	dB
		$F \leq F_0 - 4$ MHz	—	-36	—	dB
	镜像频率	—	—	-30	—	dB
邻道镜像频率干扰	$F = F_{image} + 1$ MHz	—	-32	—	dB	
	$F = F_{image} - 1$ MHz	—	-35	—	dB	
带外阻塞	30 MHz ~ 2000 MHz	—	-16	—	dBm	
	2003 MHz ~ 2399 MHz	—	-12	—	dBm	
	2484 MHz ~ 2997 MHz	—	-16	—	dBm	
	3000 MHz ~ 12.75 GHz	—	0	—	dBm	
互调	—	—	-35	—	dBm	

表 5-7. 低功耗蓝牙 - 接收器特性 - 2 Mbps

参数	描述	最小值	典型值	最大值	单位	
灵敏度 @30.8% PER	—	—	-96.0	—	dBm	
最大接收信号 @30.8% PER	—	—	8	—	dBm	
接收选择性 C/I	共信道	$F = F_0$ MHz	—	5	—	dB
	相邻信道	$F = F_0 + 2$ MHz	—	1	—	dB
		$F = F_0 - 2$ MHz	—	-2	—	dB
		$F = F_0 + 4$ MHz	—	-27	—	dB
		$F = F_0 - 4$ MHz	—	-32	—	dB
		$F = F_0 + 6$ MHz	—	-33	—	dB
		$F = F_0 - 6$ MHz	—	-36	—	dB
		$F \geq F_0 + 8$ MHz	—	-36	—	dB
		$F \leq F_0 - 8$ MHz	—	-36	—	dB
	镜像频率	—	—	-26	—	dB
邻道镜像频率干扰	$F = F_{image} + 2$ MHz	—	-33	—	dB	
	$F = F_{image} - 2$ MHz	—	1	—	dB	
带外阻塞	30 MHz ~ 2000 MHz	—	-17	—	dBm	
	2003 MHz ~ 2399 MHz	—	-27	—	dBm	
	2484 MHz ~ 2997 MHz	—	-17	—	dBm	
	3000 MHz ~ 12.75 GHz	—	0	—	dBm	
互调	—	—	-27	—	dBm	

表 5-8. 低功耗蓝牙 - 接收器特性 - 125 Kbps

参数	描述	最小值	典型值	最大值	单位	
灵敏度 @30.8% PER	—	—	-106.5	—	dBm	
最大接收信号 @30.8% PER	—	—	8	—	dBm	
接收选择性 C/I	共信道	$F = F_0$ MHz	—	0	dB	
	相邻信道	$F = F_0 + 1$ MHz	—	-4	—	dB
		$F = F_0 - 1$ MHz	—	-6	—	dB
		$F = F_0 + 2$ MHz	—	-31	—	dB
		$F = F_0 - 2$ MHz	—	-34	—	dB
		$F = F_0 + 3$ MHz	—	-39	—	dB
		$F = F_0 - 3$ MHz	—	-48	—	dB
		$F \geq F_0 + 4$ MHz	—	-35	—	dB
		$F \leq F_0 - 4$ MHz	—	-48	—	dB
	镜像频率	—	—	-39	—	dB
邻道镜像频率干扰	$F = F_{image} + 1$ MHz	—	-38	—	dB	
	$F = F_{image} - 1$ MHz	—	-39	—	dB	

表 5-9. 低功耗蓝牙 - 接收器特性 - 500 Kbps

参数	描述	最小值	典型值	最大值	单位	
灵敏度 @30.8% PER	—	—	-102.5	—	dBm	
最大接收信号 @30.8% PER	—	—	8	—	dBm	
接收选择性 C/I	共信道	$F = F_0$ MHz	—	2	dB	
	相邻信道	$F = F_0 + 1$ MHz	—	-1	—	dB
		$F = F_0 - 1$ MHz	—	-4	—	dB
		$F = F_0 + 2$ MHz	—	-28	—	dB
		$F = F_0 - 2$ MHz	—	-29	—	dB
		$F = F_0 + 3$ MHz	—	-38	—	dB
		$F = F_0 - 3$ MHz	—	-41	—	dB
		$F \geq F_0 + 4$ MHz	—	-33	—	dB
		$F \leq F_0 - 4$ MHz	—	-41	—	dB
	镜像频率	—	—	-33	—	dB
邻道镜像频率干扰	$F = F_{image} + 1$ MHz	—	-36	—	dB	
	$F = F_{image} - 1$ MHz	—	-38	—	dB	

5.2 802.15.4 射频

表 5-10. 802.15.4 射频规格

名称	描述
工作信道中心频率范围	2405 ~ 2480 MHz

¹ Zigbee 在 2.4 GHz 的频段上具有从信道 11 到信道 26 共 16 个信道，信道间隔为 5 MHz。

5.2.1 802.15.4 射频发射器 (TX) 特性

表 5-11. 802.15.4 发射器特性 - 250 Kbps

参数	最小值	典型值	最大值	单位
射频发射功率	-24.0	—	20.0	dBm
EVM	—	3.5%	—	—

5.2.2 802.15.4 射频接收器 (RX) 特性

表 5-12. 802.15.4 接收器特性 - 250 Kbps

参数	描述	最小值	典型值	最大值	单位	
灵敏度 @1% PER	—	—	-102.5	—	dBm	
最大接收信号 @1% PER	—	—	8	—	dBm	
相对干扰电平	相邻信道	$F = F_0 + 5 \text{ MHz}$	—	31	—	dB
		$F = F_0 - 5 \text{ MHz}$	—	43	—	dB
	替换信道	$F = F_0 + 10 \text{ MHz}$	—	49	—	dB
		$F = F_0 - 10 \text{ MHz}$	—	54	—	dB

6 封装

- 有关卷带、载盘和产品标签的信息，请参阅《乐鑫芯片包装指南》。
- 俯视图中，芯片管脚从 Pin 1 位置开始按逆时针方向编号。关于管脚序号和名称的详细信息，请参考图 2-1 ESP32-H2 管脚布局（俯视图）。
- 可前往 [芯片概览](#) 查看推荐 PCB 封装图源文件 (asc)，源文件可使用 PADS 或 AD (Altium Designer) 等软件导入。

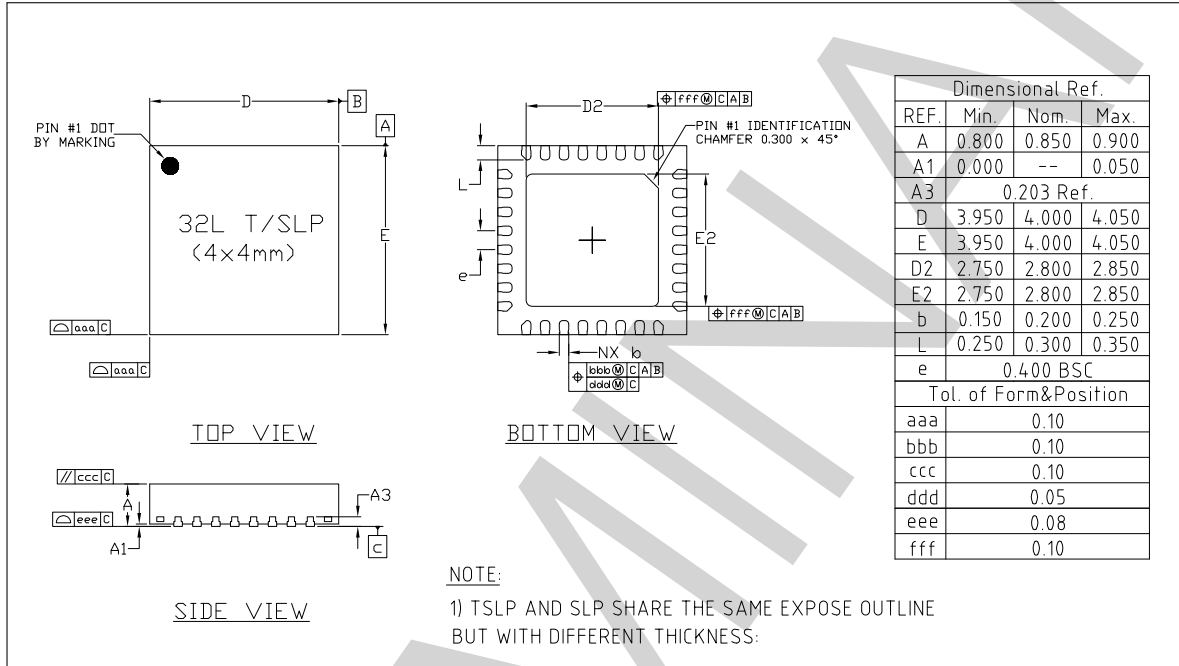


图 6-1. QFN32 (4x4 mm) 封装

7 相关文档和资源

相关文档

- [《ESP32-H2 技术参考手册》](#) – 提供 ESP32-H2 芯片的存储器和外设的详细使用说明。
- [《ESP32-H2 硬件设计指南》](#) – 提供基于 ESP32-H2 芯片的产品设计规范。
- 证书
<https://espressif.com/zh-hans/support/documents/certificates>
- ESP32-H2 产品/工艺变更通知 (PCN)
<https://espressif.com/zh-hans/support/documents/pcns?keys=ESP32-H2>
- ESP32-H2 公告 – 提供有关安全、bug、兼容性、器件可靠性的信息
<https://espressif.com/zh-hans/support/documents/advisories?keys=ESP32-H2>
- 文档更新和订阅通知
<https://espressif.com/zh-hans/support/download/documents>

开发者社区

- [《ESP32-H2 ESP-IDF 编程指南》](#) – ESP-IDF 开发框架的文档中心。
- ESP-IDF 及 GitHub 上的其它开发框架
<https://github.com/espressif>
- ESP32 论坛 – 工程师对工程师 (E2E) 的社区，您可以在这里提出问题、解决问题、分享知识、探索观点。
<https://esp32.com/>
- *The ESP Journal* – 分享乐鑫工程师的最佳实践、技术文章和工作随笔。
<https://blog.espressif.com/>
- SDK 和演示、App、工具、AT 等下载资源
<https://espressif.com/zh-hans/support/download/sdks-demos>

产品

- ESP32-H2 系列芯片 – ESP32-H2 全系列芯片。
<https://espressif.com/zh-hans/products/socs?id=ESP32-H2>
- ESP32-H2 系列模组 – ESP32-H2 全系列模组。
<https://espressif.com/zh-hans/products/modules?id=ESP32-H2>
- ESP32-H2 系列开发板 – ESP32-H2 全系列开发板。
<https://espressif.com/zh-hans/products/devkits?id=ESP32-H2>
- ESP Product Selector (乐鑫产品选型工具) – 通过筛选性能参数、进行产品对比快速定位您所需要的产品。
<https://products.espressif.com/#/product-selector?language=zh>

联系我们

- 商务问题、技术支持、电路原理图 & PCB 设计审阅、购买样品 (线上商店)、成为供应商、意见与建议
<https://espressif.com/zh-hans/contact-us/sales-questions>

修订历史

日期	版本	发布说明
2023-08-02	v0.6	<ul style="list-style-type: none">• 更新章节 2.4.1 中的描述；• 更新表 3-1 下方有关 USB 的说明；• 更新章节 3.5.10 中支持 ETM 功能的外设列表；• 更新章节 3.2 的描述；• 更新表 4-7 的顺序，从最高 CPU 频率至最低 CPU 频率；• 更新表 4-7 和表 4-8 中的测量数据为整数；• 章节 6 中增加两条说明。
2023-05-24	v0.5	预发布



免责声明和版权公告

本文档中的信息，包括供参考的 URL 地址，如有变更，恕不另行通知。

本文档可能引用了第三方的信息，所有引用的信息均为“按现状”提供，乐鑫不对信息的准确性、真实性做任何保证。

乐鑫不对本文档的内容做任何保证，包括内容的适销性、是否适用于特定用途，也不提供任何其他乐鑫提案、规格书或样品在他处提到的任何保证。

乐鑫不对本文档是否侵犯第三方权利做任何保证，也不对使用本文档内信息导致的任何侵犯知识产权的行为负责。本文档在此未以禁止反言或其他方式授予任何知识产权许可，不管是明示许可还是暗示许可。

Wi-Fi 联盟成员标志归 Wi-Fi 联盟所有。蓝牙标志是 Bluetooth SIG 的注册商标。

文档中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

版权归 © 2023 乐鑫信息科技（上海）股份有限公司。保留所有权利。